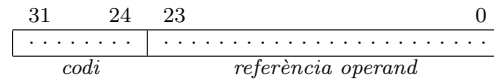


1 CPU

1. Es té un processador, anomenat *MengaBits*, amb les següents especificacions:

- Registres: Registre d'instrucció RI de 32 bits, Comptador de programa PC de 24 bits, acumulador A de 32 bits, i apuntador de pila SP de 24 bits

- Format d'instrucció:



- Instruccions (codi operació →efecte):

Codi (bits 31-24)	Efecte
1	Carrega a l'acumulador l'operand adreçat pels bits 23-0
2	Escriu contingut de l'acumulador a l'adreça donada pels bits 23-0
3	Suma registre A amb el contingut adreçat pels bits 23-0 i posa el resultat en A.
A	Empila (push) el contingut adreçat per l'operand de la instrucció (0 →A, 1 →PC, 2 →SP). ($A000 \equiv SP := SP - 1; Memoria[SP] := A$)
B	Desempila (pop) el contingut adreçat per el SP i el posa en el registre indicat per l'operand de la instrucció (0 →A, 1 →PC, 2 →SP). ($B001 \equiv PC := Memoria[SP]; SP := SP + 1$)

L'estat inicial del processador, el registre *PC* està a 0 i *SP* a *FFF*.

- a Indiqueu els paràmetres (capacitat màxima, longitud de paraula) de memòria principal adjents al processador *MengaBits*.
- b A partir de la posició de memòria 0 hi ha el següent programa en hexadecimal: 10000020, 30000021, 20000022 i en les adreces 20 i 21 contenen *B* i 77 respectivament. Determineu l'estat de registres del *MengaBits* quan s'ha executat la instrucció 20000022.
- c Quan s'està executant la instrucció 30000021 de l'anterior programa, arriba una interrupció. El servei d'interrupció comença a l'adreça 50, a partir de la qual, es troba el següent contingut: A0000001, A0000000, 10000021, 30000021, 20000022, B0000000, B0000001. Com afecta la interrupció al programa de l'apartat b.
- d El *MengaBits* es connecta a un bus d'adreces de 8 bits i un bus de dades de 16 bits. Afecta al rendiment del processador?. Si afecta, quantifica-ho.